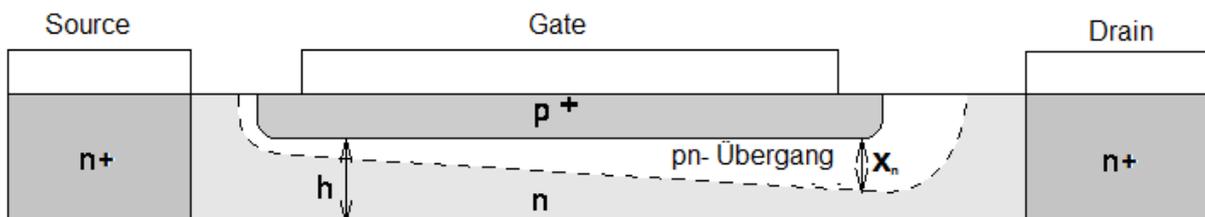


JFET – MESFET: Eine Einführung

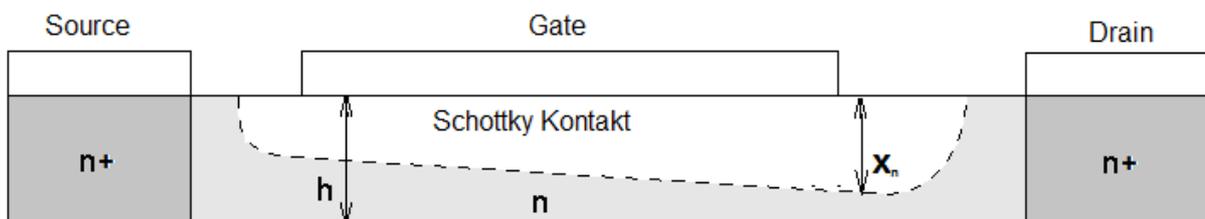
Diese Präsentation soll eine Einführung in den am einfachsten aufgebauten Feldeffekttransistor, den **Sperrschicht-Feldeffekttransistor** (SFET, JFET bzw. *non-insulated-gate-fet*, NIGFET). Alle Arten von FETs sind **Unipolartransistoren**, worunter Transistoren fallen bei denen nur ein Ladungsträgertyp, Elektronen oder Löcher, zur Stromleitung dienen.

Wie bei allen FETs ist auch beim JFET das Gate über eine bestimmte Art von Kapazität mit dem leitenden Kanal verbunden. Dieser besteht aus einer Sperrschicht am Übergang vom Gate auf den Halbleiterkörper. Beim MESFET, der prinzipiell die gleiche Funktionsweise wie der JFET aufweist liegt die Sperrschicht am Übergang vom Gate auf den Kanal, der einen Schottkykontakt bildet. Dagegen wurde beim JFET das Halbleitermaterial unter dem Gate anders dotiert, sodass sich ein pn-Übergang mit Sperrschicht ergibt.

JFET

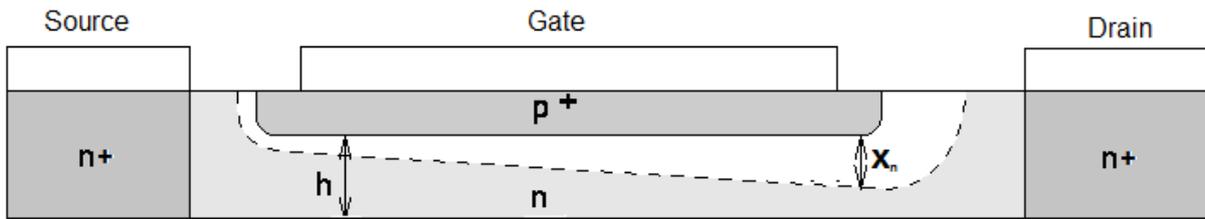


MESFET



Aufbau

Die Abbildung zeigt die schematische Darstellung eines n-Kanal JFETs. Unter dem Gate befindet sich der stark p-dotierte Bereich im n-Halbleiterkörper. Um den pn-Übergang befindet sich die pn-Sperrschicht. Die Source- und Drain-Metallelektroden sind über Tunnelkontakte mit einem stark n-dotierten Bereich verbunden und ermöglichen so das Tunneln der Elektronen. Unter dem n-leitenden Kanal befindet sich häufig ein schwach p-dotiertes Substrat, um den gesamten Transistor noch gegenüber anderen Bauelementen auf einem Chip zu isolieren.

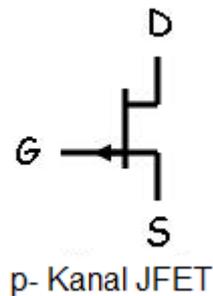
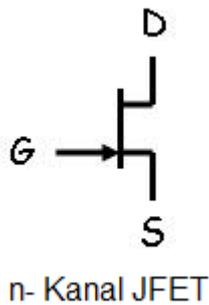


Der Aufbau eines MESFETs (MetallhalbleiterFET) ist identisch zum JFET, bis auf den anders dotierten Bereich unter der Gateelektrode. Beim Mesfet wird auf diesen verzichtet, die Sperrschicht entsteht wie in einer Schottky Diode zwischen Metall und Halbleiter.

Der Vorteil des Schottky Kontaktes liegt darin, dass der Mesfet durch ihn schneller schaltet → von Vorteil in Hochfrequenzanwendungen. Sein Nachteil liegt im höheren Sperrstrom der Schottky Diode im Gegensatz zum pn- Übergang eines JFETs. Ansonsten ist die Funktionsweise von JFET und Mesfet analog und die Beschreibung des Drainstromes erfolgt mit den Selben Formeln.

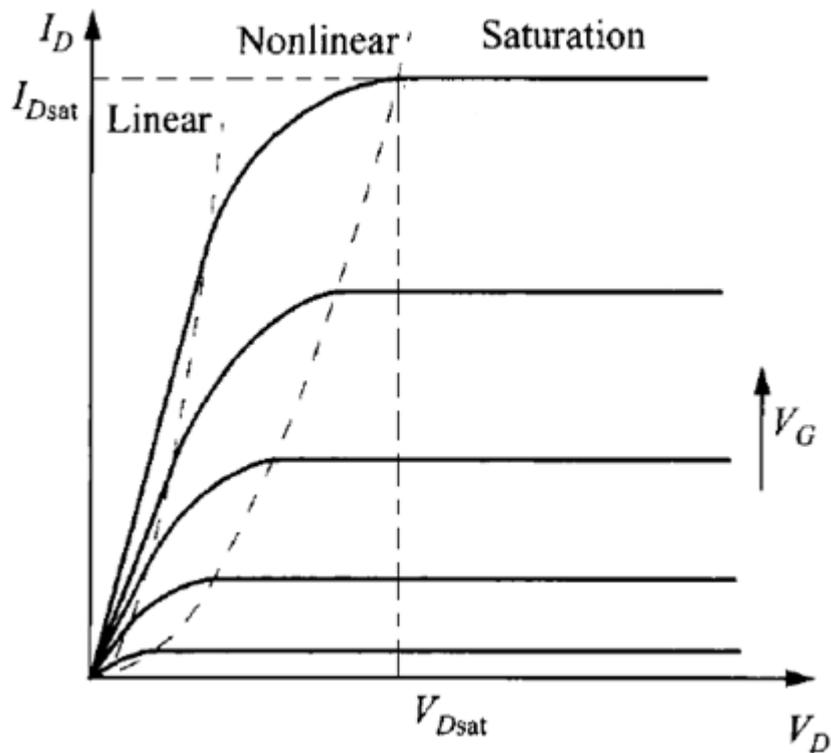
Schaltsymbol und Erklärung

Am Schaltsymbol muss man zwischen n-Kanal und p-Kanal JFET unterscheiden. Dazu muss man sich die Richtung der „Gatediode“ verdeutlichen.

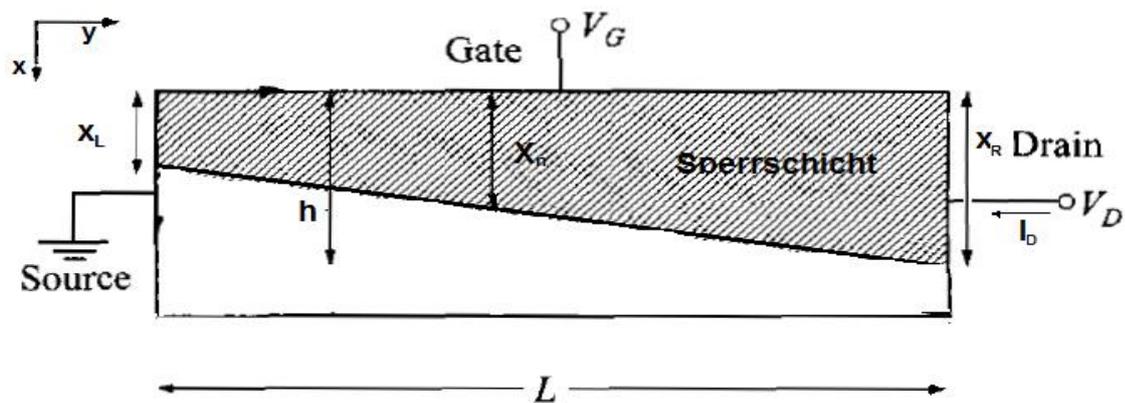


Der Pfeil im Schaltsymbol gibt immer die Richtung der Gatediode an. Wie gewohnt zeigt die Spitze zur n-Seite. Die Definition des Drainkontaktes ist, dass sie auf der Seite liegt an der die Abschnürung des Kanals zuerst erfolgt.

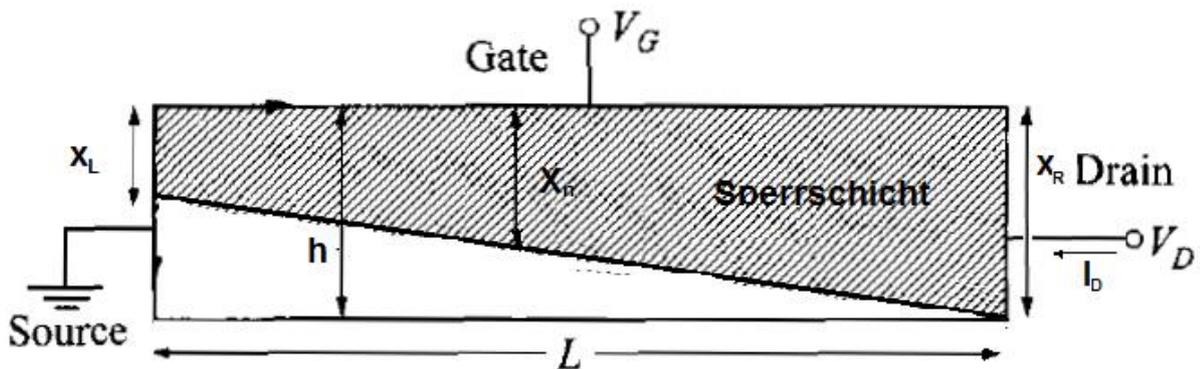
Kennlinie von JFET bzw. MESFET



Ansicht des Kanals im linearen Bereich der Kennlinie, unter dem Pinch off



Ansicht des Kanals bei der Abschnür- (Pinch-off) Spannung V_p



Funktionsweise:

Anhand der Abbildungen der Drain – Strom und Spannungskennlinie sowie des Kanals bei Erreichen der Pinch-off Spannung V_p sowie davor lässt sich die Funktionsweise des JFETs beschreiben.

Liegt eine Spannung V_D am leitenden Kanal zwischen Drain und Source an, fließt ein Drainstrom I_D . Dieser Strom hat einen Spannungsabfall im Kanal zur Folge. Dadurch liegt praktisch eine Spannung zwischen Gate und Halbleiter an und bei positiver Spannung V_D , wirkt sich das wie eine Rückwärtsspannung am pn-Übergang aus und die Sperrschicht vergrößert sich.

Dabei befinden wir uns in der I-U Kennlinie im linearen Bereich, wird die Drainspannung weiter erhöht steigt die Feldstärke an, die Kennlinie verlässt den linearen Bereich und erreicht im bei der Pinch-off Spannung $V_p = V_{bi} - V_D$ den Sättigungsstrom I_{Dsat} , da sich der Kanal auf der Drainseite komplett zugeschnürt hat. I_{Dsat} bleibt trotz weiterer Spannungserhöhung konstant. Ein zusätzliches Anlegen einer **negativen Gatespannung** führt zu einer erhöhten Spannungsdifferenz am pn Übergang und damit zu einem Ausdehnen der Sperrzone, verbunden mit früherem Pinch Off und niedriger Sättigungsspannung V_{sat} und Strom.

Genau bei der Pinch-off Spannung ist der leitende Kanal nur am Drain ganz abgeschnürt, da hier der Spannungsabfall am größten ist. Bei höheren Spannungen als der Sättigungsspannung schnürt sich der weitere Kanal ebenso zu.

2 Betriebsmodi:

Depletion Mode vs. Enhancement Mode (Anreicherungs- und inverser Betrieb)

Die Betriebsart, bei der der Halbleiterkanal ohne angelegte Gatespannung leitend ist nennt man Depletion Mode, dagegen gibt es noch den Enhancement Mode. Hier wird im n-Kanal JFET durch geringeres Doping des Kanals und stärkeres der p+ Zone erreicht, dass bei $V_G = 0$ der Kanal komplett abgeschnürt ist und erst durch Anlegen einer **positiven Gatespannung** leitend wird.

Dabei wird beim Depletionmode, die Gatediode in Sperrichtung betrieben und beim Enhancement Mode in Vorwärtsrichtung. Da der Sperrstrom wesentlich geringer ist als der Vorwärtstrom ist der Betrieb in Sperrichtung der Gatediode, der Depletion Mode, üblicher.

Betriebsbereiche:

Im linearen Regime lässt sich der JFET als spannungsgesteuerter Widerstand betreiben. Man sieht an den Kennlinien, dass deren Steigung, mit negativerer Gatespannung zunimmt und damit der Widerstand $R = \frac{U}{I}$ abnimmt.

Im Sättigungsbereich erhält man eine spannungsgesteuerte Stromquelle. Der Drainstrom ist dann nur von der Gatespannung abhängig und nicht von der Drainspannung.

Anmerkungen zur Berechnung des Drainstromes (der Kennlinien)

Zur Berechnung der Kennlinien trifft man einige Annahmen.

- Gleichmäßige Dotierung entlang des leitenden Kanals
- Abrupter Übergang der Dotierung (abrupt depletion layer)
- Vernachlässigbarer Gatestrom
- Gradual channel approximation

Unter der Annahme eines plötzlichen Übergangs von p+ auf n Dotierung, kann man die Dicke der Sperrschicht analog wie im Kapitel über den pn Übergang berechnen. Für einen n-Kanal JFET mit $N_D \ll N_A$ ergibt sich diese, mit $V_G=0$, identisch zum Schottky Kontakt zu:

$$X_n = \sqrt{\frac{2\epsilon(V_{bi} - V)}{eN_D}}$$

Die gradual channel approximation sagt aus, dass die Sperrschichtdicke sich nur langsam entlang des Kanals, der y- Achse ändert. Unter dieser Annahme lässt sich die die eindimensionale Poissongleichung zur Berechnung der Sperrschichtdicke X_n lösen und führt zum obigen Ergebnis.

Die Abschnürspannung (Pinch off) V_p lässt sich hiermit ganz einfach berechnen indem man X_n gleich der Kanalbreite h setzt und ergibt sich zu:

$$V_p = \frac{eN_D h^2}{2\epsilon}$$

Die Ursache für die Sättigung des Drainstromes, nach der sich die obigen Überlegungen richten liegt im Abschnüren des Kanals und bei der Berechnung von I_D wird von einer Konstanten Ladungsträgermobilität, damit vom ohmschen Gesetz: $v_d = \mu E$ ausgegangen.

Daneben gibt es eine weitere Ursache, und zwar gilt bei hohen Feldstärken, dass die lineare Beziehung zwischen Driftgeschwindigkeit und Feld nicht mehr gilt. Ist das Feld hoch genug sättigt sich die Geschwindigkeit oder geht sogar zurück (vergl. Anregung optischer Phononen in der Vorlesung über die Elektronenbandstruktur). Dies kann vor dem Abschnüren des Kanals geschehen und führt über die Beziehung: $j = vpe$ zu einem konstanten Strom, was eine niedriger Pinch off Spannung zur Folge hat.

Beispiel Si: Hier erreichen die Ladungsträger bei einer Geschwindigkeit von 10^7 cm/s die Sättigung bei einer Feldstärke von $5 \cdot 10^4$ V/cm.

Referenzen:

- *Physics of Semiconductor Devices*, Simon M. Sze , umfassende Behandlung, Kapitel 7
- *Principles of Semiconductor Devices*, Van Zeghbroeck, Kapitel 3.6
- *JFET and MESFET Operation*, Schubert
<http://www.ecse.rpi.edu/~schubert/CourseECS2210-Microelectronics-Technology-2010/AMT-Ch30-JFETs-and-MESFETs-Operation.pdf>